

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

26  
CLIPPEDIMAGE= JP408222682A

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

INVENTOR-INFORMATION:

YAMADA, JUNICHI  
KAMI, TOMOE  
SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME  
DAINIPPON PRINTING CO LTD

COUNTRY  
N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. One face of the

part 11A is parallel  
to other parts faces of the frame 10 and other three faces  
of the lead 11 are  
made recessed.

COPYRIGHT: (C)1996, JPO

(51) Int. Cl. <sup>4</sup>	識別記号	国内整理番号	F I	技術表示箇所
H 0 1 L 23/50			H 0 1 L 23/50	U
				A
21/60	3 1 1		21/60	3 1 1 R

(21) 出願番号 特願平7-47919

(22) 出願日 平成7年(1995)2月14日

(71) 出願人 000002897  
大日本印刷株式会社  
東京都新宿区市谷加賀町一丁目1番1号

(72) 発明者 山田 淳一  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内

(72) 発明者 上 智江  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内

(72) 発明者 佐々木 賢  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内

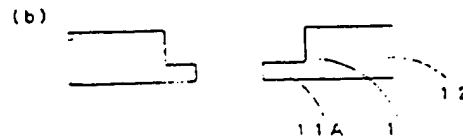
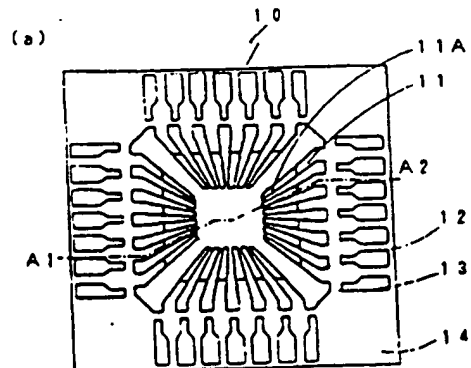
(74) 代理人 弁理士 小西 淳美

(54) 【発明の名称】 リードフレームおよびその製造方法

(57) 【要約】

【目的】 半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できる高精細なリードフレームを提供する。

【構成】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の面は凹状に形成されている。



(特許請求の範囲)

【請求項1】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするリードフレーム。

リードフレーム、  
【半導体】半導体素子を、前記インナーリー  
ード先端部に搭載し、インナーリードに一体となって配  
設したアウターリードにより半導体素子と外部回路とを  
電気的に接続する、樹脂封止型半導体装置用リードフレ  
ームであって、半導体素子をバンプを介して搭載するイ  
ンナーリード先端部は、板厚をリードフレームの他の部  
分の板厚よりも薄く、断面形状が略方形であり、前記イ  
ンナーリード先端部の上面はリードフレームの他の部分  
の面に平行で、前記インナーリードの他の上面は凹状に  
形成されていることを特徴とするリードフレームをエッ  
チングプロセスによって作製する方法であって、少なく  
とも膜に、

(A) リードフレーム素材の両面に感光性レジストを塗布する工程、

(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をパッケージを介して搭載するインサート先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インサート先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程。

(C) 少なくとも、インサートリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面無から腐蝕液による第一のエッチング加工を行い、腐蝕されたインサートリード先端部形成領域において、所定量だけエッチング加工して止める工程。

(11) インナーリード先部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程。

(1) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第2のエッチング加工を行い貫通させる。インサート入端部を形成する工程。

(下) 上記エポキシ樹脂液、エラストマー膜を剥離し、洗  
浄する工程を含むことを特徴とするシートフレームの  
製造方法

【 註 明 : 2011 年 6 月 27 日 】

[ . . . . ]

[illegible]

介してインターリード先端部に搭載するための樹脂封止型半導体装置用リードフレームとその製造方法に関する。特に、フリップチップ法により半導体素子をインターリード先端部に搭載するためのリードフレームに関する。

(0002)

【従来の技術】従来より用いられている樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）

半導体装置（トランジスタ）の構造は、一般に図6（a）に示されるような構造であり、半導体装置606は、半導体素子を42%ニッケル-鉄合金等からなるリードフレームに搭載した後に、樹脂607により封止してパッケージ608としたもので、半導体素子の

電極パッドの裏面に対応できる数のインナーリードの  
必要とするものである。そして、半導体素子1を指  
するダイパッド部も2や周囲の回路との電気的接続を  
するためのアウターリード部も4、アウターリード部6  
に一体となったインナーリード部も3、該インナーリ  
ード部も3の先端部と半導体素子1の電極パッド6を  
電気的に接続するためのワイヤも7、半導体素子も  
を封止して外界からの塵埃、汚染から守る樹脂8等  
からなっている。このようなリードフレームを利用した  
樹脂封止型の半導体装置（プラスチックリードフレーム  
パッケージ）においても、電子機器の軽薄短小化の時流  
と半導体素子の高集積化に伴い、小型薄型化かつ電極端  
子の増大化が顕著で、その結果、樹脂封止型半導体装  
置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が著しくなっ  
てきた。上記の半導体装置に用いられるリードフレーム

きた。上記の加工方法に比べて、微細なものは、微細なものではフォトリソグラフィ技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リードフレームにおいても、インサーリード部先端の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が0.25mm程度のもので、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基づいて簡単に述べておく。まず、銅合金もしくは1~2%ニッケルを含有する厚さ0.25mm程度の薄板

ツケル。鉄台余からも厚さ0.25mmの厚皮を剥  
(リードフレーム素材51)を十分に洗浄(図5(1))  
した後、重クロム酸カリウムを感光剤とした水溶性セ  
インレジスト等のフォトリソレジスト52を該基板の両表面  
に均一に塗布する。(図5(1))

次に、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して図5(c)のレジストパターンを形成し、硬膜処理、光阻処理等を必要に応じて行う。第1層、第2層の形成方法も同様である。

$$2. \text{ 若 } \lim_{n \rightarrow \infty} \frac{1}{n} \sum_{k=1}^n f(x_k) = 0, \text{ 则 } \lim_{n \rightarrow \infty} \frac{1}{n} \sum_{k=1}^n f(x_k) = 0.$$

51) に吹き付け所定の寸法形状にエッチングし、乾燥  
させる。(図5 (d))

次に、レジスト膜を剥膜処理し(図5(6))、洗浄後、所望のリードフレームを得て、エッチング加工工程を終了する。このように、エッチング加工等によって作製されたリードフレームは、更に、所定のエリアに銀メッキ等が施される。次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きポリイミドテープにてテーピング処理したり、必要に応じて所定のスタブ吊りバーを曲げ加工し、ダイパッド部をダウンセットする処理を行う。しかし、エッチング加工方法においては、エッチング液がレジスト膜に侵食作用を及ぼすの他に微細(曲)方向にも進むため、その微細化加工にも限度があるのが一般的で、図5に示すように、リードフレーム素材の両面からエッチングするため、ラインアンドスペース形状の場合、ライン間隔の加工限度幅は、板厚の50~100%程度と言われている。又、リードフレームの後工程等のアウターリードの強度を考えた場合、一般的には、その板厚は約0.125mm以上必要とされている。このため、図5に示すようなエッチング加工方法の場合、リードフレームの板厚を0.15mm~0.125mm程度まで薄くすることにより、ワイヤボンディングのための平坦結が少なくとも70~80μm必要であることより、0.165mmピッチ程度の微細なインナーリード部先端のエッチングによる加工を達成してきたが、これが限度とされていた。

【0003】しかしながら、近年、樹脂封止型半導体装置は、小パッケージでは、電極端子であるインサードのピッチが0.165mmピッチを経て、既に0.15~0.13mmピッチまでの狭ピッチ化要求がでてきた事と、エッチング加工において、リード部材の板厚を薄した場合には、アセンブリ工程や実装工程といった後工程におけるアウトリードの強度確保が難しいという点から、単にリード部材の板厚を薄くしてエッチング加工を行う方法にも限界が出てきた。

【0004】これに対応する方法として、アウトターリードの強度を確保したまま微細化を行う方法で、インナーリード部分をハーフエッチングもしくはプレスにより薄くしてエッチング加工を行う方法が提案されている。しかし、プレスにより薄くしてエッチング加工をおこなう場合には、後工程においての精度が不足する（例えば、めっきエリアの平滑性）、ボンディング、モールドエッチング時のクランプに必要なインナーリードの平坦性、寸法精度が確保されない、製版を2度行わなければならない等製造工程が複雑になる、等問題点が多くある。そして、インナーリード部分をハーフエッチング、プレスにより薄くしてエッチング加工を行う方法の場合にも、製版を2度行わなければならない。製造工程が複雑化し、コストの問題が顕著になる。従って、本発明は、上記の問題点を解決する。

【0005】一方、樹脂封止型半導体装置の多端子化に対応すべく、上記のリードフレームを用いて半導体素子の端子部とリードフレームのインナーリード先端部とをワイヤボンディングする方法とは異なる、半導体素子をバンパを介して外部回路と接続するための導体上に搭載するフリップチップ法が提案されている。この方法は、一般には図7に示すように、セラミック材料よりなる基板73上に配線（インナーリード）72を配し、その配線（インナーリード）72の電極部（インナーリード先端部）72A上に半導体素子70をバンパ71を介して搭載するものである。しかしながら、この方法の場合、半導体素子70の電極部70Aが、半導体素子70の電極部72Aとを組み合わせる時にバンパ71が電極部72Aよりズレてしまい、電気的接続がうまくいかないという問題点があり、このフリップチップ法により、リードフレームのインナーリード先端部に半導体素子を搭載した、樹脂封止型半導体装置も考えられたが、特に高精密なリードフレームを用いたものは実用に至っていない。

【0006】

【発明が解決しようとする課題】このように、樹脂防止型半導体装置の多端下化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できるリードフレームが求められていた。本発明は、このような状況のもと、半導体装置の多端下化に対応でき、且つ、後工程にも対応できる高精細なリードフレームを提供しようとするものであり、人、そのような高精細なリードフレームの製造方法を提供しようとするものである。

{ 0007 }

【課題を解決するための手段】本発明のリードフレームは、半導体素子をバンズを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の上面はリードフレームの他の部分の面に平行で、前記インナーリードの他の上面は凹状に形成されていることを特徴とするものである、また、本発明のリードフレームの製造方法は、半導体素子をバンズを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンズを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の上面は、インナーリードの他の部分の面に平行で、前記インナーリードの他の上面は凹状に形成されていることを特徴とする、インナーリードを有するリードフレームを製造する方法である。

【0008】本発明のリードフレームの製造方法は、半導体装置の多端化に対応したエッチングプロセスによる加工方法であり、第一のエッチング加工により、少なくとも、インナーリード先端部形状を形成するための、所定形状の開閉部をもつレジストパターンが形成された面側の腐蝕されたインナーリード先端部形成領域に、インナーリード先端部の（平面的な意味での）外形形状を実質的に形成してしまうものである。したがって、第一のエッチング加工において、所定量だけエッチング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる早のエッチング加工でとめるという意味である。そして、第一のエッチング加工により腐蝕形成された、インナーリード先端部形状を形成するためのレジストパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗膜を埋め込むことにより、第一のエッチング工程によって形成されているインナーリード先端部形状を保持させる、工程に腐蝕させるためのパターンが形成された面側の部分に、腐蝕液による第二のエッチング加工を行う。この第二のエッチング

【実施例】本発明のワイヤフレームの実施例を図に示す。図1は本実施例ワイヤフレームの平面図であり、図1(a)はワイヤフレームにおける断面図で、図2はワイヤフレームの側面図である。図1(a)はワイヤフレームの断面図を示し、図1(b)はワイヤフレームの側面図を示す。





ング時にある程度の柔軟性のあるものが、好ましく、特に、上記ワックスに限定されず、いい硬化型のものでも良い。このようにエッチング抵抗層48をインナーリード先端部の形状を形成するためのパターンが形成された面露の腐蝕された第二の凹部46に埋め込むことにより、後工程でのエッチング時に第二の凹部46が腐蝕されて大きくならないようにしているとともに、高精細なエッチング加工に対しての機械的な強度補強をしておき、スプレー圧を高く(2.5 kg/cm<sup>2</sup>)とすることができ、これによりエッチングが深さ方向に進行し易くなる。この後、へた状(平坦状)に腐蝕された第一の凹部45形成面露を、インナーリードフレーム材料41をエッチングし、貫通させ、インナーリード先端部49を形成した。(図4(d))

この際、インナーリード先端部のエッチング形成面49はインナーリード側にへこんだ凹状になる。また、先の第1回目のエッチング加工にて作製された、エッチング形成面49Sを挟む2面もインナーリード側にへこんだ凹状である。次いで、洗浄、エッチング抵抗層48の除去、レジスト膜(レジストパターン42A、42B)の除去を行い、インナーリード先端部49が微細加工された図4(a)に示すリードフレームを得た。エッチング抵抗層48とレジスト膜(レジストパターン42A、42B)の除去は水酸化ナトリウム水溶液により溶解除去した。

【0013】尚、上記実施例においては、エッチング加工にて、図3(a)に示すように、インナーリード先端部から導体部15を延設し、インナーリード先端部同士を繋げた形状にして形成したものを得て、導体部15をプレス等により切断除去して図1(a)に示す形状を得る。図3(a)に示すものを切断し、図1に示す形状にする際には、図3(b)に示すように、通常、補強のためポリイミドテープを使用する。図3(b)の状態では、プレス等により導体部15を切断除去し、図2(a)、図2(b)に示すように半導体素子20をインナーリード先端部11Aにパンパ21を介して搭載した後、図6(a)に示すワイヤボンディング接続のものと同様に、樹脂封止をするが、半導体素子は、テープをつけた状態で、図6(b)のように搭載され、そのまま樹脂封止される。

【0014】尚、本方法によるインナーリード先端部49の微細化加工は、第二の凹部46の形状と、最終的に得られるインナーリード先端部の厚さ(に左右されるもので、例えば、板厚1を50μmまで薄くすると、図4(a)に示す、平均幅Wを100μmとして、インナーリード先端部11Aの幅を1.5mmまで微細加工可能となる。板厚1を30μm程度まで薄くし、平均幅Wを70μm程度とすると、インナーリード先端部11Aの幅を0.5mm程度まで微細加工可能となる。板厚1を10μm程度まで薄くし、平均幅Wを30μm程度とすると、インナーリード先端部11Aの幅を0.2mm程度まで微細加工可能となる。

10 μmは更に狭いピッチまで作製が可能となる。

【0015】

【発明の効果】本発明のリードフレームは、上記のように、半導体素子をパンパを介してインナーリード先端部に搭載する、樹脂封止型半導体装置に用いられるリードフレームにおいて、パンパとパンパを搭載するインナーリード先端部との位置ズレが起きても、電気的接続がしやすいものの提供を可能とするものであり、且つ、エッチング加工にてインナーリード先端部の微細加工が可能な構造としている。又、本発明のリードフレームの製造方法は、半導体装置の多端子化に伴う、リードフレームのインナーリード先端部の微細化・微細化に対応でき、且つ、半導体装置作製のためのアセンブリ工程や実装工程等の後工程にも対応できる、上記本発明のリードフレームの製造を可能とするものである。結局、本発明は、半導体装置用のリードフレームで、半導体装置の多端子化対応でき、且つ、半導体装置作製の後工程にも対応できる、高精細なリードフレームを提供することを可能としている。

【図面の簡単な説明】

【図1】実施例のリードフレーム

【図2】実施例のリードフレームを説明するための図

【図3】エッチング後のリードフレームの形状等を説明するための図

【図4】本発明実施例のリードフレームの製造工程図

【図5】従来のリードフレームのエッチング製造工程を説明するための図

【図6】樹脂封止型半導体装置4

【図7】従来のフリップチップ法を説明するための図

【符号の説明】

10	リードフレーム
11	インナーリード
11A	インナーリード先端部
12	アウターリード
13	ダムバー
14	フレーム部
15	導体
16	テープ
20、20a	半導体素子
21、21a	パンパ
25、25a	テープ
11	リードフレーム素材
12A、12B	レジストパターン
13	第一の凹部
14	第二の凹部
15	第三の凹部
16	平坦表面
17	エッチング抵抗層
18	インナーリード先端部

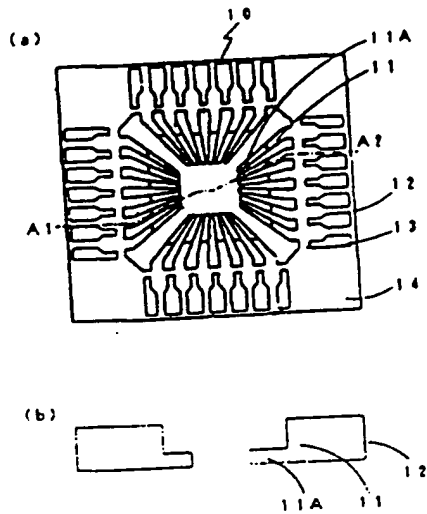
(7)

12

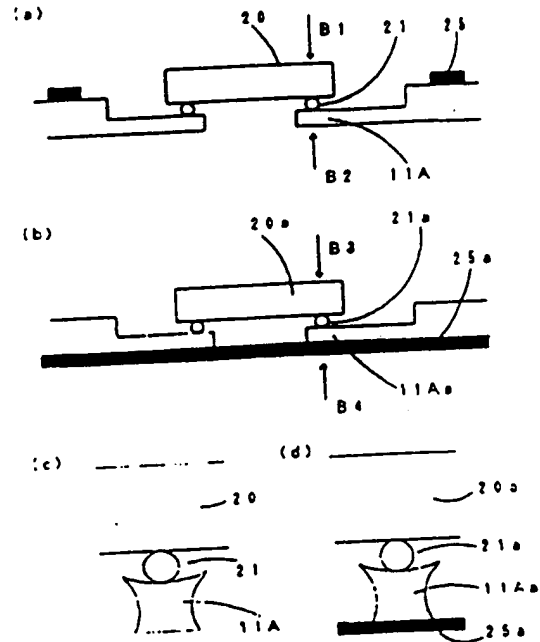
- 51 リードフレーム素材
- 52 フォトリソグ
- 53 レジストパターン
- 54 インナーリード
- 60, 60a 樹脂封止型半導体装置
- 61, 61a 半導体素子
- 62 ダンパッド
- 63, 63a インナーリード
- 63aA インナーリード先端部
- 64, 64a アウターリード

- 65, 65a 樹脂
- 66 半導体素子電極部
- 67 ワイヤ
- 67a パンブ
- 70 半導体素子
- 71 パンブ
- 72 配線 (インナーリード)
- 72A 電極部 (インナーリード先
- 73 セラミック基板

(11)

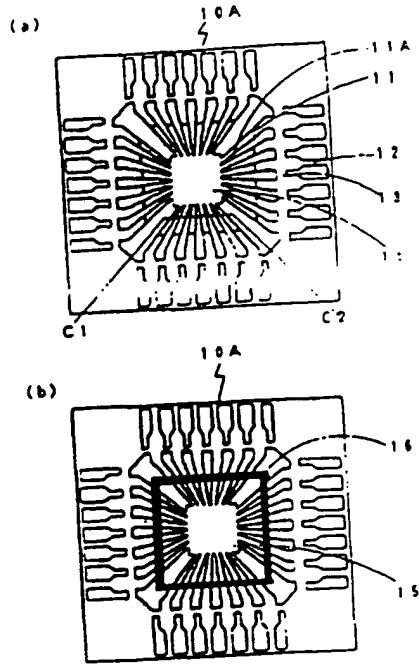


(12)

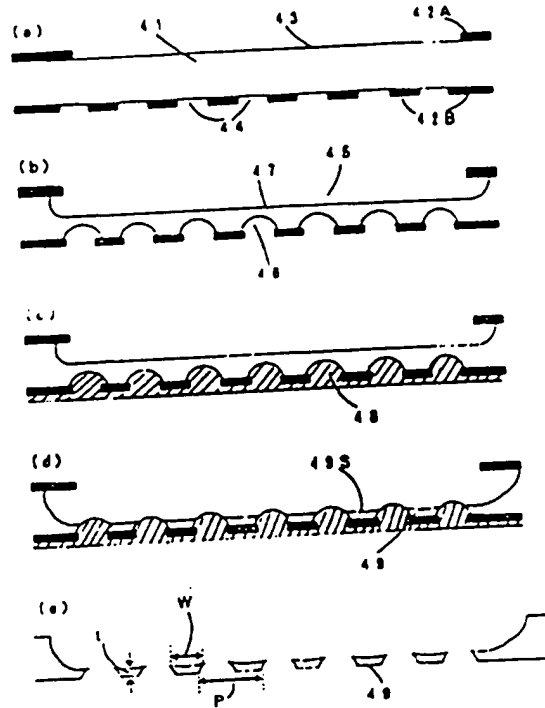


( 5 )

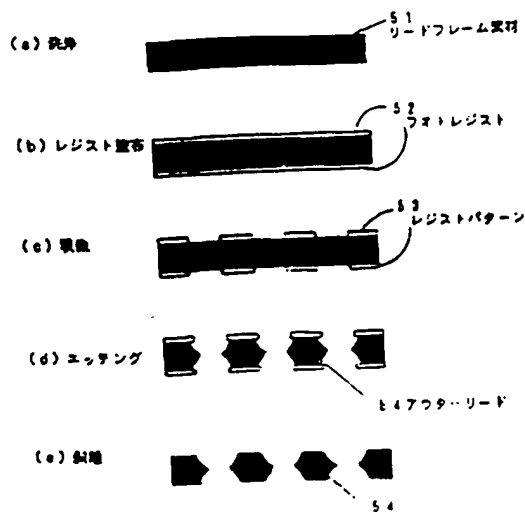
(143)



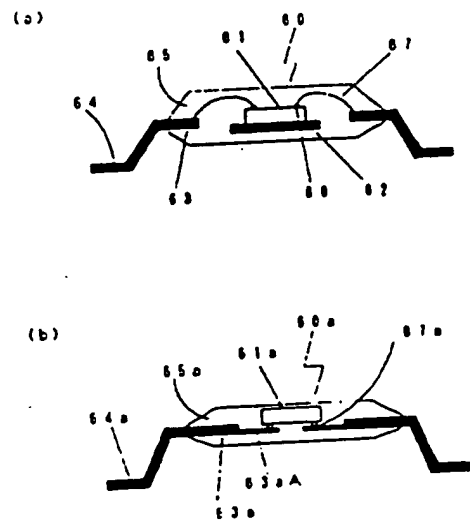
(124)



{175}



[ 26 ]



(9)

{147}

